

'03年07月10日(木) 18時07分 宛先: OBLON

発信: YKI PATENT ATTORNEYS

R: 307

P. 10

esp@cenet - Document Bibliography and Abstract - MANUF...

<http://12.espacenet.com/espacenet/abstract?CY=ep&LG=en&...>**MANUFACTURE OF ELECTRONIC DEVICE WITH MICRO-CATHODE**

Patent Number: JP8250020
Publication date: 1995-09-27
Inventor(s): ICHIMURA KOICHI;; NAKAMOTO MASAYUKI
Applicant(s): TOSHIBA CORP
Requested Patent: ☐ JP8250020
Application Number: JP19950051607 19950310
Priority Number(s):
IPC Classification: H01J9/02; H01J1/30
EC Classification:
Equivalents:

Abstract

PURPOSE: To provide an electronic device with micro-cathodes high in performance and efficiency, in which the aspect ratio of the outer profile of the whole of an emitter is furthermore larger than 0.7 through 1.2, the radius of curvature at its tip end section is sufficiently small and sharp, and the device is excellent in electron emitting characteristics.

CONSTITUTION: On one side of a monocrystal Si substrate 1, a recessed section 2 is engraved, in which its side surfaces faced to each other are parallel or inclined to an angle less than 70 deg., and the section is long in lengthwise in the depth direction, the surface of the monocrystal Si substrate 1 including the inside of the recessed section 2 is oxidized, the side surfaces of the recessed section 2 are grown to the inner side of the recessed section 2 from its original position because of oxidization, and these side surfaces are thereby hit against each other, as a result, the cavity of the recessed section 2 is thereby sharpened toward its bottom. Emitter material layers 4 are piled up at the cavity of the recessed section 2, and an emitter 8 can thereby be formed therein, which is sharp, high in an aspect ratio, and excellent in an electric field concentration effect.

Data supplied from the esp@cenet database - 12

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-250020

(43) 公開日 平成8年(1996)9月27日

(51) Int. Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J	9/02		H 0 1 J	9/02
	1/30			1/30

審査請求 未請求 請求項の数 1 O L (全 8 頁)

(21) 出願番号	特願平7-51607	(71) 出願人	000003078 株式会社東芝 神奈川県川崎市幸区瀬川町72番地
(22) 出願日	平成7年(1995)3月10日	(72) 発明者	市村 厚一 神奈川県川崎市幸区小向東芝町1番地 株 式会社東芝研究開発センター内
		(72) 発明者	中本 正幸 神奈川県川崎市幸区小向東芝町1番地 株 式会社東芝研究開発センター内
		(74) 代理人	弁護士 須山 佐一

(54) 【発明の名称】 微小陰極付き電子装置の製造方法

(57) 【要約】

【目的】 エミッタ全体の外形のアスペクト比が 0.7~1.2よりもさらに大きくかつその先端部の曲率半径も十分に小さくて尖鋭で、電子放出特性に優れた高性能・高効率の微小陰極付き電子装置を提供する。

【構成】 単結晶 Si 基板 1 の片面に、向かい合う側面どうしが平行~70度以下の深さ方向に縦長の凹部 2 を刻設し、この凹部 2 内を含む単結晶 Si 基板 1 の表面を酸化して、凹部 2 の側面が酸化により元の位置から凹部 2 の内側へ成長してそれら表面が互いにぶつかり合い、その結果、凹部 2 の空所は底に向かって先鋭になる。この凹部 2 の空所にエミッタ材料層 4 を堆積して、先鋭でアスペクト比の高い、電界集中効果の優れたエミッタ 8 を形成することができる。



(2)

特開平 8-250020

1

【特許請求の範囲】

【請求項1】 第1の基板に、向かい合う側面どうしのなす角が平行以上乃至70度以下の角度で深さ方向に縦長の凹部を刻設する工程と、

前記凹部内を含む前記基板表面を酸化して、前記凹部の向かい合う側面どうしおよび底面が元の位置から前記凹部の内側へと成長して、前記凹部の断面形状が底部方向に先鋭となるまで酸化絶縁層を形成する工程と、

前記凹部の断面形状が底部方向に先鋭な空所を埋めつつ前記酸化絶縁層上にエミッタ材料層を形成する工程と、前記第1の基板を除去し、前記凹部に充填された前記エミッタ材料で形成された先端が先鋭な形状の凸部を内部に含む前記酸化絶縁層を露出させる工程と、

前記エミッタ材料で形成された先端が先鋭な凸部の少なくとも前記先鋭な先端部を含む一部あるいは全体を露出するように前記酸化絶縁層の一部を除去してエミッタを形成する工程と、を具備することを特徴とする微小陰極付き電子装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は微小陰極付き電子装置の製造方法に関する。

【0002】

【従来の技術】 真空マイクロエレクトロニクス分野においては、近年発達した半導体加工技術を応用して製造される電界放出型の微小陰極の研究・開発が盛んに行なわれている。

【0003】 その代表的な一例として、例えばC. A. Spintらにより、Journal of Applied Physics, Vol. 47, 5248 (1976) に公開された技術が一般に知られている。

【0004】 Si単結晶基板に絶縁層として例えばSiO₂層をCVDのような堆積法で形成し、その上にゲート電極となるMo層および犠牲層となるAl層をスパッタリング法および斜め蒸着法などにより形成した後、直径が例えば1.5μm程度の開口をエッチング法などにより穿設し、エミッタとなる材料、例えばMoのような金属を、Si単結晶基板全体を回転させながらそのSi単結晶基板に対する垂直方向から真空蒸着させることで、前記の開口に円錐型に金属(Mo)が堆積してゆきエミッタが形成される。またその一方で前記の犠牲層上にも徐々に金属(Mo)が堆積するために前記の開口がエミッタの形成とともに塞がってゆき、開口211が完全に塞がれてエミッタの形成が終了する。その後、堆積した金属(Mo)膜および犠牲層等を除去してそのゲート電極層を露出させて、円錐型のエミッタを有する電界放出型冷陰極が形成される。そして、冷陰極に所定の距離を置きながら対向するようにアノードが配設されて、従来の微小真空管の主要部分が形成されていた。

【0005】 しかしながら、上記のようなC. A. Sp

2

intらの製造方法では、エミッタ全体のアスペクト比がエミッタ材料層の厚さや材質により制約されてしまい、0.7～1.2以上の高いアスペクト比のエミッタの形成が困難で、実際上それは不可能であるという問題がある。

【0006】 一方、このようなC. A. Spintらの製造方法の他にも、Si基板を縦方向と横方向でのエッチングスピードの異なるいわゆる異方性エッチングを利用して加工するエミッタの製造方法や、そのようなSi基板の異方性エッチングを用いて基板片面に逆ピラミッド型のような凹部を刻設し、この凹部をエミッタ材料を堆積させるための鋳型として用いるという製造方法も提案されている。このような方法によれば、前記のC. A. Spintらの方法よりもさらに優れた形状再現性でエミッタを形成できるが、この場合でもエミッタ全体としての外形のアスペクト比を前記の0.7～1.2以上に安定的に形成することは困難であるという問題がある。

【0007】

【発明が解決しようとする課題】 上述のように、従来の微小陰極付き電子装置においては、全体のアスペクト比が0.7～1.2程度以上のエミッタを安定的に再現性良く形成する有効な製造方法が無いために、得られるエミッタの電子放出特性が低く、その低電圧駆動化の実現も困難であるという問題があった。

【0008】 本発明はこのような問題を解決するために成されたもので、エミッタ全体の外形のアスペクト比が0.7～1.2よりもさらに大きくかつそのエミッタ先端部の曲率半径も十分に小さくて先鋭で、電子放出特性に優れた高性能・高効率な微小陰極付き電子装置を提供することを目的としている。

【0009】

【課題を解決するための手段】 本発明の微小陰極付き電子装置の製造方法は、第1の基板に、向かい合う側面どうしのなす角が平行以上乃至70度以下の角度で深さ方向に縦長の凹部を刻設する工程と、前記凹部内を含む前記基板表面を酸化して、前記凹部の向かい合う側面どうしおよび底面が元の位置から前記凹部の内側へと成長して、前記凹部の断面形状が底部方向に先鋭となるまで酸化絶縁層を形成する工程と、前記凹部の断面形状が底部方向に先鋭な空所を埋めつつ前記酸化絶縁層上にエミッタ材料層を形成する工程と、前記第1の基板を除去し、前記凹部に充填された前記エミッタ材料で形成された先端が先鋭な形状の凸部を内部に含む前記酸化絶縁層を露出させる工程と、前記エミッタ材料で形成された先端が先鋭な凸部の少なくとも前記先鋭な先端部を含む一部あるいは全体を露出するように前記酸化絶縁層の一部を除去してエミッタを形成する工程と、を具備することを特徴とする微小陰極付き電子装置の製造方法である。

【0010】 なお、上記の微小陰極付き電子装置は、さらに前記酸化絶縁層の裏面に、前記酸化絶縁層などの構

50

(3)

特開平 8-250020

3

造物を機械的（構造力学的）に支持する例えばガラス基板あるいは金属基板のような支持基板を配置（貼設）してもよい。あるいはさらにその支持基板そのものを金属で形成してこれを電源配線などと兼用として用いることもできる。あるいは支持基板上に金属膜で配線層を形成しこれをパターンニングして配線基板として用いてもよい。

【0011】また、前記の先端部の尖鋭の好適な度合いとしては、その平均曲率半径が10nm以下であることが望ましい。この先端部が尖鋭であるほど電界が集中しやすくなり、電界による電子の放出を効果的に行なうことができるからである。

【0012】また、前記の製造方法によって形成するエミッタ全体の好適な断面形状の縦横比、つまりエミッタ全体の高さに対する基底部の幅の比で定義されるアスペクト比は、0.7以上であることが好ましい。さらに好ましくは0.7以上10以下である。これは、例えば円錐形状のような尖鋭な外形のエミッタの電界印加に対する電子放出特性は、前記の先端形状の他にも、そのエミッタの外形のアスペクト比が大きいほど向上するからである。ここで、アスペクト比の上限を10以下としたのは、このエミッタ全体を余りにも尖鋭で細く形成すると、エミッタの内部抵抗が増加して発熱等が発生し電力損失やエミッタ自体の損傷が生じる確率が高くなるので、これを避けるためである。我々は種々の実験および考察から、そのような好適なエミッタ全体のアスペクト比を前記の如く0.7以上10以下とすればよいことを確認している。

【0013】また、上記の第1の基板としては、例えばSi基板を好適に用いることができる。しかし、第1の基板の材料としてはこれのみに限定されないことは言うまでもない。その表面を酸化して前記と同様の酸化絶縁層を得ることができるような材料であれば好適に用いることができる。

【0014】また、その基板表面に刻設する凹部の形状としては、例えば円柱状ないし角柱状の凹部であることが望ましい。あるいは多角柱なども適用可能である。そしてこの凹部の断面形状としては、必ずしも矩形や台形あるいは逆三角形のみに限定されず、この他にも例えばU型の溝のような形状としてもよい。

【0015】

【作用】本発明に係る微小陰極付き電子装置の製造方法においては、第1の基板に、向かい合う側面どうしが平行〜70度以下の深さ方向に縦長の凹部を刻設して、この凹部内を含めた前記基板表面を酸化し、凹部側面が酸化により元の位置から凹部の内側へ成長してそれら表面が互いにぶつかり合い、その結果、凹部の底が尖鋭になる。このような凹部の酸化時の現象を利用して、尖鋭で好ましい形状のエミッタを作製するための、言わば鋳型を形成することができる。そしてこの酸化絶縁層で形成された底に向かって尖鋭な凹部を鋳型として用いて、こ

4

の凹部の空所にエミッタ材料を堆積させるなどして、先端が尖鋭でアスペクト比の大きいエミッタを形成することができる。

【0016】特に酸化前の鋳型の対向する側面どうしのなす角が70°以下〜平行（0°）で、かつその凹部のアスペクト比（縦横比）が0.7以上で深さ方向に縦長であるため、酸化により尖鋭化した時点でもアスペクト比が高くさらに尖鋭な凹部を形成できる鋳型が得られる。この方法によれば、エミッタ全体のアスペクト比を例えば2以上にすることなども可能で、スピントラの方法による全体のアスペクト比が高々約1.2であるという制約、あるいは対向する面が70°の角度で交わるSi異方性エッチングを利用したSiエミッタやSi異方性エッチングによる逆ピラミッド型の鋳型を利用したエミッタの場合で全体のアスペクト比が高々0.7あるいはそれ以下になるという制約からも解放され、エミッタとしての全体的な外形のアスペクト比が高かつその先端部も尖鋭な形状の、電界集中効果が高い高効率なエミッタを製造することができる。従って、本発明に係る製造方法により製造されたエミッタを備えた電子装置は、エミッタ先端への電界集中が大きく駆動電圧の低電圧化が可能な高性能なエミッタとなる。

【0017】さらには、アスペクト比の上限を10程度以内とすることにより、そのエミッタ自体の内部抵抗による発熱等に起因した電力損失やエミッタ自体の損傷を避けることもでき、信頼性および耐久性をさらに向上させることもできる。

【0018】

【実施例】以下、本発明に係る微小陰極付き電子装置の製造方法の実施例を、図面に基づいて詳細に説明する。

【0019】（実施例1）図1は本発明に係る第1の実施例の製造方法およびそれによって製造される微小陰極付き電子装置の構造の概要を示す図である。

【0020】まず、単結晶Si基板1の片側表面に正方形の開口部を備えたレジストパターン（図示省略）を形成する。このレジストパターンを用いたエッチングによって、単結晶Si基板1の深さ方向にテーパーのない縦長の凹部2を刻設する。

【0021】このような凹部2を形成する方法としては、例えば単結晶Si基板1に対してドライエッチングを用いるという方法がある。即ち、フォトリソ（図示省略）をスパインコート法により塗布し、例えばステッパを用いて0.4μm角の正方形の開口部が得られるように露光しこれを現像してレジストパターンを得る。そしてこのレジストパターンで被覆されておらず露出している部分の単結晶Si基板1をドライエッチングで除去し、その後レジストを除去して、図1(a)に示すように、深さ0.8μmの四角柱状の凹部2をSi単結晶基板1上に形成することができ、

【0022】次に、図1(b)に示すように、Si単結

50

5

晶基板1上に凹部2内を含めて厚さ $0.4\mu\text{m}$ の SiO_2 からなる熱酸化絶縁層3を形成する。この熱酸化絶縁層3は、 Si 単結晶基板1の凹部2が形成された側の面を熱酸化して SiO_2 とすることで形成することができる。このとき、凹部2の側面や底面の Si が酸化される際に、凹部2の側面や底面は図1(b)に示すように凹部2の内側向きに体積が膨張しながら SiO_2 に成長して行く。その結果、熱酸化を行なった後の凹部2の空所は図1(b)に示すようにその深さ方向に縦長にアスペクト比が高くかつその先端が深さ方向に向かって尖鋭な形状のものとなる。

【0023】続いて、上記の熱酸化絶縁層3上に、エミッタ材料層4として、例えばW(タングステン)やMo(モリブデン)、Ta(タンタル)等を堆積形成する。

【0024】エミッタ材料層4は、前記の凹部2の空所を十分に埋めるとともに凹部2以外の基板表面の上にも一様に堆積させる。本実施例では厚さ $1.5\mu\text{m}$ となるようにエミッタ材料層4をスパッタリング法により堆積させて形成した。

【0025】そしてこのエミッタ材料層4の上に、ITOのような透明導電材料からなる透明電極層5を、例えばスパッタリング法等により厚さ $1\mu\text{m}$ に成膜形成する。

【0026】なお、この透明電極層5は、即ちエミッタ材料層4自体がある程度以上の実用的な導電性を備えているような場合など、エミッタ材料層4の材質によっては省略しても良いことは言うまでもない。そしてその場合には、エミッタ材料層4をカソード電極層と兼用として用いばよい。

【0027】一方、第2の構造基板となる基板として、背面に厚さ $0.4\mu\text{m}$ のA1層6をコートしたパイレックスガラス製の厚さ 1mm のガラス基板7を用意する。そしてこの支持基板としてのガラス基板7を、図1(c)に示すようにエミッタ材料層4に前記の透明電極を介して接着する。この接着には、例えば静電接着法を好適に用いることができる。静電接着法は微小冷陰極装置の軽量化や薄型化にも寄与するので好ましい。このような静電接着法においては前記のITO製の透明電極層5の表面がガラス基板7に対する接着層として用いられる一方、前記のA1層6がこの静電接着の際に電圧印加用の電極として用いられる。

【0028】次に、ガラス基板7の背面のA1層6を、 $\text{HNO}_3 \cdot \text{CH}_3 \cdot \text{COOH} \cdot \text{HF}$ の混酸溶液でエッチング除去した後、エチレンジアミン・ピロカテコール・ピラジンから成る水溶性(エチレンジアミン:ピロカテコール:ピラジン:水= $75\text{cm}^3:12\text{g}:3\text{mg}:10\text{cm}^3$)で Si 単結晶基板1をエッチング除去して、図1(d)に示すように、 SiO_2 からなる熱酸化絶縁層3を露出させる。このとき、先端が尖鋭でアスペクト比の高いエミッタ材料層4からなるエミッタ8は既に形成さ

(4)

特開平 8-250020

6

れているが、未だ熱酸化絶縁層3によって覆われている。なお図1(d)に示した工程以降の工程においては、図1(c)の工程とは Si 単結晶基板1全体の向きが裏返されている。これは、図1(d)以降の製造工程における取扱いをより容易なものとするためであることは言うまでもないが、このとき用いる製造装置によっては裏返さなくともよい場合もありうることは言うまでもない。

【0029】続いて、 $\text{NH}_4\text{F} \cdot \text{HF}$ 混合溶液を用いて、 SiO_2 からなる熱酸化絶縁層3を選択的に除去する。こうして、それまで熱酸化絶縁層3で覆われていた、図1(e)に示すように外形のアスペクト比が2.3という大きな値でかつ先端が尖鋭であるエミッタ8を得ることができる。

【0030】このような本発明に係る製造方法によって製造されるエミッタ8を、一つのガラス基板7上に多数個マトリックス状に配置して、各エミッタ8のそれぞれの電界印加の制御が可能なエミッタ8の2次元マトリックスを作製した。

【0031】さらに前記のエミッタ8の先端から $10\mu\text{m}$ の間隙を有してアノード9が対向するように、表面に蛍光体10が塗布された透明なアノード9を第2のガラス基板11上に配設してなるアノード基板12を設置した。こうしてアノード基板12とエミッタ8の2次元マトリックスを備えたエミッタアレイ基板13とアノード基板12とを対向配置してなるパネル全体を、透明ガラス製真空容器内に封入して 10^{-5}Pa 以下の気圧に保ち、図2に示すような表示装置を作製した。

【0032】そしてこの表示装置を駆動したところ、エミッターアノード間電圧 10V で駆動することができ、低電圧駆動が可能な表示装置であることが確認できた。

【0033】(実施例2) 上記の第1の実施例の製造方法において、 SiO_2 からなる熱酸化絶縁層3を選択的に除去する前(つまり図1(d)の工程)に、 SiO_2 熱酸化絶縁層3上に例えばW(タングステン)を厚さ $0.5\mu\text{m}$ の膜厚にスパッタリング法により成膜する。そしてフォトリソを約 $0.9\mu\text{m}$ 程度、すなわち僅かにエミッタ8の凸状の部分の先端が隠れる程度にスピコート法により塗布して、酸素プラズマを用いたドライエッチングを行なう。そしてエミッタ8の先端が $0.7\mu\text{m}$ ほど現れるようにフォトリソをエッチング除去する。

【0034】続いて、反応性イオンエッチングにより、エミッタ8の先端部を覆っているWの層をエッチング除去して開口部を形成する。そして前記のフォトリソを除去した後、 $\text{NH}_4\text{F} \cdot \text{HF}$ 混合溶液を用いてさらに SiO_2 の熱酸化絶縁層3を選択的に除去して、図3に示すようなエミッタ8の先端を距離を有しながら取り巻く開口部を備えたゲート電極層14を得ることができる。

50

(5)

特開平 8-250020

7

【0035】このようなゲート電極層14を用いることにより、本発明に係る製造方法によって得られる電子装置はエネルギーのさらに揃った好適な電子ビーム源となる。また、このような電子ビーム源を多数並列に設置するとともに、対向するアノードを設けて3端子素子のような構造の電子装置を形成すると、電流容量が数A以上という出力の大きなパワー素子として動作させることができた。

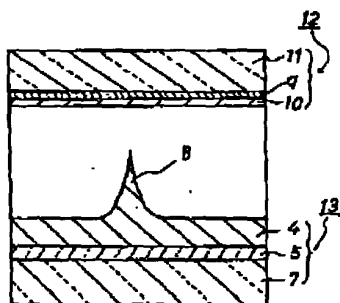
【0036】（実施例3）第2の実施例において、フォトレジストをスピコート法により塗布した後、ステップパを用いて半径0.2 μ mの円形開口部が得られるよう露光、現像等のパターニングを行なうと、上記実施例と同様の工程によりエミッタを作製したところ、先端に行くほどアスペクト比が大きくなる先鋭な円錐状のエミッタが得られた。エミッタ全体のアスペクト比は、2.3という大きな値を示した。

【0037】

【発明の効果】以上、詳細な説明で明示したように、本発明によれば、エミッタ全体のアスペクト比を例えば2以上にすることが可能で、スピントラの方法による全体のアスペクト比が約1.2であるという制約や、Si異方性エッチングを利用したSiエミッタあるいはSi異方性エッチングによる逆ピラミッド型の鋳型を利用したエミッタにおけるエミッタ全体の外形のアスペクト比が0.7以下になるといった製造工程上のエミッタ構造の制約から解放される。

【0038】従って、本発明によれば、エミッタ先端へ

【図2】



8

の電界集中が大きく駆動電圧の低電圧化が可能な高性能な微小陰極付き電子装置を提供することができる。

【図面の簡単な説明】

【図1】本発明に係る第1の実施例の製造方法およびそれによって製造される微小陰極付き電子装置の構造の概要を示す図である。

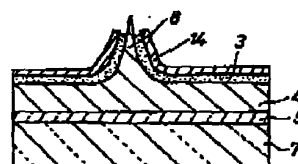
【図2】本発明に係る第1の実施例の製造方法によって製造される、表示装置としての微小陰極付き電子装置の構造の概要を示す図である。

10 【図3】本発明に係る第2の実施例の製造方法およびそれによって製造されるゲート電極を備えた微小陰極付き電子装置の構造の概要を示す図である。

【符号の説明】

- 1.....Si単結晶基板
- 2.....凹部
- 3.....熱酸化絶縁層
- 4.....エミッタ材料層
- 5.....透明電極層
- 6.....Al層
- 7.....ガラス基板
- 8.....エミッタ
- 9.....アノード
- 10.....蛍光体
- 11.....第2のガラス基板
- 12.....アノード基板
- 13.....エミッタアレイ基板
- 14.....ゲート電極層

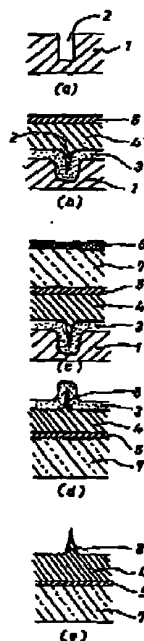
【図3】



(6)

特開平 8-250020

【図1】



【手続補正書】

【提出日】平成 7 年 3 月 1 6 日

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】請求項 1

【補正方法】変更

【補正内容】

【請求項 1】 第 1 の基板に、向かい合う側面どうしのなす角が平行以上乃至 70 度以下の角度で深さ方向に縦長の凹部を刻設する工程と、
前記凹部内を含む前記基板表面を酸化して、前記凹部の向かい合う側面どうしおよび底面が元の位置から前記凹部の内側へと成長して、前記凹部の断面形状が底部方向に先鋭となるまで酸化絶縁層を形成する工程と、
前記凹部の断面形状が底部方向に先鋭な空所を埋めつつ前記酸化絶縁層上にエミッタ材料層を形成する工程と、
前記第 1 の基板を除去し、前記凹部に充填された前記エミッタ材料で形成された先端が先鋭な形状の凸部を内部に含む前記酸化絶縁層を露出させる工程と、

前記エミッタ材料で形成された先端が先鋭な凸部の少なくとも前記先鋭な先端部を含む一部あるいは全体を露出するように前記酸化絶縁層を除去してエミッタを形成する工程と、を具備することを特徴とする微小陰極付き電子装置の製造方法

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0004

【補正方法】変更

【補正内容】

【0004】 Si 単結晶基板に絶縁層として例えば SiO₂ 層を CVD のような堆積法で形成し、その上にゲート電極となる Mo 層および犠牲層となる Al 層をスパッタリング法および蒸着法などにより形成した後、直径が例えば 1.5 μm 程度の開口をエッチング法などにより穿設し、エミッタとなる材料、例えば Mo のような金属を、Si 単結晶基板全体を回転させながらその Si 単結晶基板に対する垂直方向から真空蒸着させることで、前

(7)

特開平 8-250020

記の開口内部の穴に円錐型に金属 (Mo) が堆積してゆきエミッタが形成される。またその一方で前記の犠牲層上にも徐々に金属 (Mo) が堆積するために前記の開口がエミッタの形成とともに塞がってゆき、開口が完全に塞がれてエミッタの形成が終了する。その後、堆積した金属 (Mo) 膜および犠牲層等を除去してそのゲート電極層を露出させて、円錐型のエミッタを有する電界放出型冷陰極が形成される。そして、冷陰極に所定の距離を置きながら対向するようにアノードが配設されて、従来の微小真空管の主要部分が形成されていた。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正内容】

【0006】一方、このようなC. A. Spintらの製造方法の他にも、Si基板に面方位によるエッチングスピードの違いを応用したいわゆる異方性エッチングを利用して加工するエミッタの製造方法や、そのようなSi基板の異方性エッチングを用いて基板片面に逆ピラミッド型のような凹部を刻設し、この凹部をエミッタ材料を堆積させるための鑄型として用いるという製造方法も提案されている。このような方法によれば、前記のC. A. Spintらの方法よりもさらに優れた形状再現性でエミッタを形成できるが、この場合でもエミッタ全体としての外形のアスペクト比を前記の0.7~1.2以上に安定的に形成することは困難であるという問題がある。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正内容】

【0021】このような凹部2を形成する方法としては、例えば単結晶Si基板1に対してドライエッチングを用いるという方法がある。即ち、フォトリソ（図示省略）をスピンコート法により塗布し、例えばステップを用いて0.4μm角の正方形の開口部が得られるように露光しこれを現像してレジストパターンを得る。そしてこのレジストパターンで被覆されておらず露出している部分の単結晶Si基板1をドライエッチングで除去し、その後レジストを除去して、図1(a)に示すように、深さ0.8μmの四角柱状の凹部2をSi単結晶基板1上に形成することができる。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】変更

【補正内容】

【0025】そしてこのエミッタ材料層4の上に、ITO

Oのような導電材料からなる電極層5を、例えばスパッタリング法等により厚さ1μmに成膜形成する。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正内容】

【0026】なお、この電極層5は、即ちエミッタ材料層4自体がある程度以上の実用的な導電性を備えているような場合など、エミッタ材料層4の材質によっては省略しても良いことは言うまでもない。そしてその場合には、エミッタ材料層4をカソード電極層と兼用として用いればよい。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0027

【補正方法】変更

【補正内容】

【0027】一方、第2の構造基板となる基板として、背面に厚さ0.4μmのA1層6をコートしたバイレックスガラス製の厚さ1mmのガラス基板7を用意する。そしてこの支持基板としてのガラス基板7を、図1(c)に示すようにエミッタ材料層4に前記の電極を介して接着する。この接着には、例えば静電接着法を好適に用いることができる。静電接着法は微小冷陰極装置の軽量化や薄型化にも寄与するので好ましい。このような静電接着法においては前記のITO製の電極層5の表面がガラス基板7に対する接着層として用いられる一方、前記のA1層6がこの静電接着の際に電圧印加用の電極として用いられる。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正内容】

【0033】（実施例2）上記の第1の実施例の製造方法において、SiO₂からなる熱酸化絶縁層3を選択的に除去する前（つまり図1(d)の工程）に、SiO₂熱酸化絶縁層3上に例えばW（タングステン）を厚さ0.5μmの膜厚にスパッタリング法により成膜する。そしてフォトリソを約0.9μm程度、すなわち僅かにエミッタ8の凸状の部分の先端が隠れる程度にスピンコート法により塗布して、酸素プラズマを用いたドライエッチングを行なう。そして図示したようにエミッタ8の先端を覆う層が0.7μmほど現れるようにフォトリソをエッチング除去する。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0034

【補正方法】変更

(8)

特開平 8-250020

【補正内容】

【0034】 続いて、反応性イオンエッチングにより、エミッタ8の先端部を覆っている例えばWの層をエッチング除去して開口部を形成する。そして前記のフォトリジストを除去した後、 $\text{NH}_4\text{F} \cdot \text{HF}$ 混合溶液を用いてさらに SiO_2 の熱酸化絶縁層3を選択的に除去して、図3に示すようなエミッタ8の先端を距離を有しながら取り巻く開口部を備えたゲート電極層14を得ることができる。

【手続補正10】

【補正対象書類名】 明細書

【補正対象項目名】 図面の簡単な説明

【補正方法】 変更

【補正内容】

【図面の簡単な説明】

【図1】 本発明に係る第1の実施例の製造方法およびそれによって製造される微小陰極付き電子装置の構造の概要を示す図である。

【図2】 本発明に係る第1の実施例の製造方法によって製造される、表示装置としての微小陰極付き電子装置の

構造の概要を示す図である。

【図3】 本発明に係る第2の実施例の製造方法およびそれによって製造されるゲート電極を備えた微小陰極付き電子装置の構造の概要を示す図である。

【符号の説明】

- 1.....Si 単結晶基板
- 2.....凹部
- 3.....熱酸化絶縁層
- 4.....エミッタ材料層
- 5.....電極層
- 6.....Al 層
- 7.....ガラス基板
- 8.....エミッタ
- 9.....アノード
- 10.....蛍光体
- 11.....第2のガラス基板
- 12.....アノード基板
- 13.....エミッタアレイ基板
- 14.....ゲート電極層